

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-308286

(43)Date of publication of application : 28.11.1997

(51)Int.Cl.

H02P 5/41
H02P 5/41
B60L 15/20
H02P 5/00
H02P 21/00

(21)Application number : 08-117533

(71)Applicant :

MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 13.05.1996

(72)Inventor :

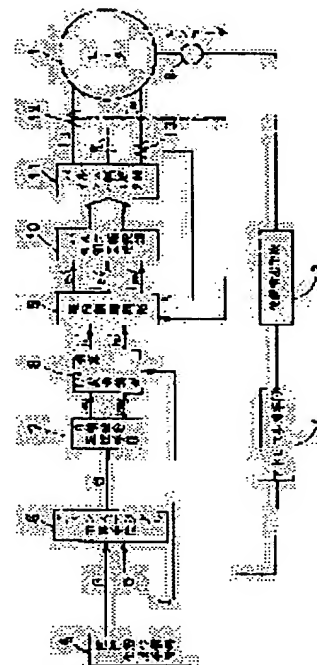
ISODA MINEAKI
ICHIUMI YASUFUMI
TAMAKI SATOSHI

(54) MOTOR CONTROL APPARATUS

(57)Abstract

PROBLEM TO BE SOLVED: To provide a low price motor control apparatus which reduces offset of a load current of motor to execute effective weak magnetic field control.

SOLUTION: A current command signal generating means 5 outputs a phase leading angle proportional digital address value β ; corresponding to a current norm command I and a current phase command, and an address generating means 4 outputs a rotor position proportional digital address value θ ; in accordance with an output of an encoder 2. The rotor position proportional digital address value θ ; and the phase leading angle proportional digital address value β ; are added in an address digital adding means 6. A waveform data of a q-axis waveform memory means 7 is read using an addition result $\theta + \beta$ as the address input, and it is then converted into current command signals i_u' , i_w' in the accumulation digital/analog converting apparatus with reference to the current norm command I in order to realize the drive through pulse width modulation control of the motor 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

日を検出する手段」及び「受信した画像の配信の時期を前記配信周期別に前記記憶手段の記憶領域別に登録する登録手段」の各構成要件を有していない。

以上のように、本願発明は、引用文献 5、6 に記載の発明とは構成上の明確な差異があり、従って引用文献 5、6 に記載の発明が本願発明と同様の作用・効果を得ることが出来ないことは明らかである。

従って、引用文献 1 乃至 6 に記載の発明、考案は上述のように本願発明が有する「受信した画像に配信周期として指定されている各週の所定曜日または各月の所定日を検出する手段」及び「受信した画像の配信の時期を前記配信周期別に前記記憶手段の記憶領域別に登録する登録手段」の各構成要件を何れも有していないため、これらの引用文献に記載の発明を組み合わせたとしても本願発明と同様の構成を得ることはできず、このため本願発明と同様の作用を営むことも、また本願発明と同様の効果を奏することもできないことは明らかである。

(3) 以上の如く本願発明が引用文献 1 乃至 6 に記載されている発明に基づいてその進歩性を否定される理由は全くない。

よって、本願にあっては再応御審査の上、特許の御査定を仰ぎたい。

【プルーフの要否】 要

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-308286

(43) 公開日 平成9年(1997)11月28日

(51) Int. Cl. ⁴	識別記号	序内整理番号	F I	技術表示箇所
H 0 2 P 5/41	3 0 2		H 0 2 P 5/41	3 0 2 Q
				3 0 2 L
	3 0 3			3 0 3 K
B 6 0 L 15/20			B 6 0 L 15/20	J
H 0 2 P 5/00	3 0 1		H 0 2 P 5/00	3 0 1 J

審査請求 未請求 請求項の数 3 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願平8-117533

(22) 出願日 平成8年(1996)5月13日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 磯田 峰明

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 一海 康文

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 玉木 悟史

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

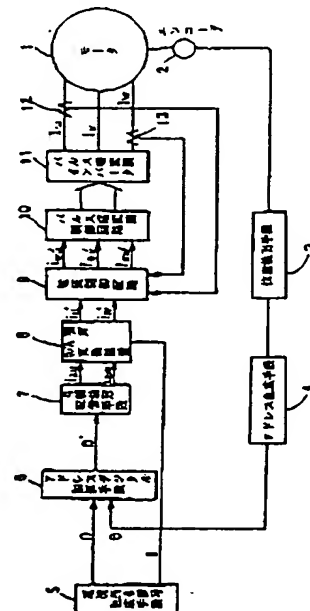
(74) 代理人 弁理士 宮井 暁夫

(54) 【発明の名称】 モータ制御装置

(57) 【要約】

【課題】 モータの負荷電流のオフセットを低減し、効率よく弱め界磁制御を行うことができ、しかも安価なモータ制御装置を提供する。

【解決手段】 電流指令信号生成手段5から電流ノルム指令Iおよび電流位相指令に対応した位相進み角対応デジタルアドレス値 θ を出力し、エンコーダ2の出力に従ってアドレス生成手段4からロータ位置対応デジタルアドレス値 θ を出力し、ロータ位置対応デジタルアドレス値 θ と位相進み角対応デジタルアドレス値 θ をアドレスデジタル加算手段6で加算し、加算結果 θ' をアドレス入力としてq軸波形記憶手段7の波形データを読み出し、これを電流ノルム指令Iを基準にして積算デジタル・アナログ変換装置で電流指令信号 i_u' 、 i_v' に変換してモータ1のパルス幅変調制御による駆動を行う。



【特許請求の範囲】

【請求項1】 モータと、

このモータに設けたエンコーダと、

このエンコーダの出力信号から前記モータのロータ位置を検出する位置検出手段と、

前記モータの駆動用の電流波形データを1サイクル分記憶しアドレス入力に対応して波形データを周期的に読み出す波形記憶手段と、

前記モータのロータ位置に対応して前記波形記憶手段から前記電流波形データを基準位相で順次読み出すためのロータ位置対応デジタルアドレス値を前記位置検出手段の出力に基づいて生成し前記モータのロータの回転に伴ってサイクリックに変化させるアドレス生成手段と、

外部から入力される速度指令またはトルク指令に基づいて前記モータへ供給する駆動電流の振幅を規定する電流ノルム指令値および弱め界磁制御のための前記モータへ供給する駆動電流の位相進み角を規定する電流位相指令値に対応した位相進み角対応デジタルアドレス値を出力する電流指令信号生成手段と、

前記ロータ位置対応デジタルアドレス値と前記位相進み角対応デジタルアドレス値を加算し加算結果を前記波形記憶手段に対しアドレス入力として供給するアドレスデータ加算手段と、

前記電流ノルム指令値を基準にして前記波形記憶手段から順次出力される電流波形データをデジタル・アナログ変換して電流指令信号として出力する積算デジタル・アナログ変換装置と、

前記積算デジタル・アナログ変換装置から出力される電流指令信号と前記モータに流れる負荷電流の検出信号との誤差信号を出力する電流制御回路と、

前記電流制御回路から出力される誤差信号に応じてパルス幅変調を行うパルス幅変調制御回路と、

前記パルス幅変調制御回路から出力されるパルス幅変調信号に応じて前記モータを駆動するパルス幅変調インバータとを備えたモータ制御装置。

【請求項2】 電流ノルム指令値に対応して電流位相指令値の下限を、前記電流ノルム指令値が低いときは前記電流位相指令値の下限が低く前記電流ノルム指令値が高いときは前記電流位相指令値の下限が高くなるように変化させる位相指令生成手段を電流指令信号生成手段に付加した請求項1記載のモータ制御装置。

【請求項3】 同じ速度指令またはトルク指令に対して、電流位相指令値が 80° 以上のときの電流ノルム指令値を、前記電流位相指令値が 80° 未満のときの前記電流ノルム指令値に比べて増加させることにより、高回転時のトルク低下を緩和させる電流指令補正手段を電流指令信号生成手段に付加した請求項1記載のモータ制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば電気自動車の動力源となる同期モータを制御するモータ制御装置に関するもので、電流位相を正確に制御することにより適切な弱め界磁制御を行い、特にモータの運転効率を上げるものである。

【0002】

【従来の技術】弱め界磁制御を行うにあたり、d軸電流指令値およびq軸電流指令値を算出し、それらから得られるd軸電流波形およびq軸電流波形を生成し、それらを加算することによりモータに供給する電流指令信号を生成する方式が従来用いられていた。

【0003】図4に従来のこの種のモータ制御装置のブロック図を示す。図4において、21は例えば3相の同期モータ等の電気自動車の駆動源となるモータである。22はモータ21に設けてZ相信号とA相信号とB相信号とCS（整流センサ）信号を出力するエンコーダである。23はエンコーダ22の出力信号であるZ相信号とA相信号とB相信号とCS信号からモータ21のロータ位置を検出する位置検出手段である。

【0004】26はモータ21の駆動用のq軸電流波形データ $\sin \theta$ を1サイクル分記憶しアドレス入力に対応した波形データを周期的に読み出すROM等のq軸波形記憶手段である。27はモータ21の駆動用のd軸電流波形データ $\cos \theta$ を1サイクル分記憶しアドレス入力に対応して波形データを周期的（読み出しクロック毎）に読み出すROM等のd軸波形記憶手段である。

【0005】24はモータ21のロータ位置に対応してq軸波形記憶手段26およびd軸波形記憶手段27からq軸電流波形データおよびd軸電流波形データをそれぞれ順次読み出すためのロータ位置対応デジタルアドレス値を位置検出手段23の出力に基づいて生成し、モータ21のロータの回転に伴ってサイクリックに変化させるアドレス生成手段である。

【0006】25は外部から入力される速度指令またはトルク指令に基づいてモータ21へ供給する駆動電流の弱め界磁制御のための振幅および位相を規定するq軸電流指令値およびd軸電流指令値を出力する電流指令信号生成手段である。28はq軸電流指令値 i_q^* を基準にしてq軸波形記憶手段26から順次出力される例えばU相およびW相の2相のq軸電流波形データ列をデジタル・アナログ変換してU相およびW相のq軸電流指令信号 i_{qu} 、 i_{qw} として出力する積算デジタル・アナログ変換装置である。29はd軸電流指令値 i_d^* を基準にしてd軸波形記憶手段27から順次出力される例えばU相およびW相の2相のd軸電流波形データ列をデジタル・アナログ変換してU相およびW相のd軸電流指令信号 i_{du} 、 i_{dw} として出力する積算デジタル・アナログ変換装置である。

【0007】30は積算デジタル・アナログ変換装置28から順次出力されるU相のq軸電流指令信号 i_{qu} と積

互デジタル・アナログ変換装置29から順次出力されるU相のd軸電流指令信号 i_{du} とを加算してU相の電流指令信号 i_u として出力するアナログ加算手段である。31は積算デジタル・アナログ変換装置28から順次出力されるW相のq軸電流指令信号 i_{qw} と積算デジタル・アナログ変換装置29から順次出力されるW相のd軸電流指令信号 i_{dw} とを加算してW相の電流指令信号 i_w として出力するアナログ加算手段である。

【0008】35はモータ21のU相に流れる負荷電流 I_u を検出する変流器である。36はモータ21のW相に流れる負荷電流 I_w を検出する変流器である。32はアナログ加算手段30から出力されるU相の電流指令信号 i_u とアナログ加算手段31から出力されるW相の電流指令信号 i_w と変流器35によるU相の負荷電流 I_u の検出信号と変流器36によるW相の負荷電流 I_w の検出信号とを入力として、アナログ加算手段30、31からそれぞれ出力されるU相およびW相の電流指令信号 i_u 、 i_w と変流器35、36からそれぞれ出力されるU相およびW相の負荷電流 I_u 、 I_w の検出信号との誤差信号 i_{eu} 、 i_{ew} を出力するとともに、計算により残りのV相の負荷電流 I_v に対応した誤差信号 i_{ev} を出力する電流制御回路である。この誤差信号 i_{eu} 、 i_{ew} 、 i_{ev} がモータ21に実際に加える電流に対応したものとなる。

【0009】33は電流制御回路32から出力される誤差信号 i_{eu} 、 i_{ew} 、 i_{ev} に応じてパルス幅変調を行うパルス幅変調制御回路である。34はパルス幅変調制御回路33から出力されるパルス幅変調信号に応じてモータ21を駆動するパルス幅変調インバータである。以上のような構成のモータ制御装置の動作を以下に説明する。

【0010】モータ21に設けたエンコーダ22の出力信号を入力とする位置検出手段23の出力信号に基づいてアドレス生成手段24がモータ21のロータ位置に対応したロータ位置対応デジタルアドレス値を生成し、このロータ位置対応デジタルアドレス値がq軸波形記憶手段26およびd軸波形記憶手段27に加えられ、U相およびW相のq軸波形データおよびU相およびW相のd軸波形データがそれぞれ読み出される。

【0011】また、外部から入力される速度指令またはトルク指令に基づいて電流指令信号生成手段5がq軸電流指令値 i_q およびd軸電流指令値 i_d を出力することになる。積算デジタル・アナログ変換装置28は、q軸電流指令値 i_q を基準にしてq軸波形記憶手段26から出力されるU相およびW相のq軸波形データをデジタル・アナログ変換してU相およびW相のq軸電流指令信号 i_{qu} 、 i_{qw} を出力する。同様に、積算デジタル・アナログ変換装置29は、d軸電流指令値 i_d を基準にしてd軸波形記憶手段27から出力されるU相およびW相のd軸波形データをデジタル・アナログ変換してU相およびW相のd軸電流指令信号 i_{du} 、 i_{dw} を出力する。

【0012】そして、積算デジタル・アナログ変換装置

28から出力されたU相のq軸電流指令信号 i_{qu} と積算デジタル・アナログ変換装置29から出力されたU相のd軸電流指令信号 i_{du} とがアナログ加算手段30で加算されるとともに、積算デジタル・アナログ変換装置28から出力されたW相のq軸電流指令信号 i_{qw} と積算デジタル・アナログ変換装置29から出力されたW相のd軸電流指令信号 i_{dw} とがアナログ加算手段31で加算される。

【0013】さらに、アナログ加算手段30から出力されるU相の電流指令信号 i_u とアナログ加算手段31から出力されるW相の電流指令信号 i_w はそれぞれ電流制御回路32に入力される。電流制御回路32には、変流器35、36からU相およびW相の負荷電流 I_u 、 I_w の検出信号が供給されており、U相の電流指令信号 i_u とU相の負荷電流 I_u の検出信号との誤差信号 i_{eu} を出力し、W相の電流指令信号 i_w とW相の負荷電流 I_w の検出信号との誤差信号 i_{ew} を出力し、さらに計算により残りのV相の負荷電流 I_v に対応した誤差信号 i_{ev} を出力する。

【0014】パルス幅変調制御回路33は、U相、V相、W相の誤差信号 i_{eu} 、 i_{ev} 、 i_{ew} を入力とし、誤差信号 i_{eu} 、 i_{ev} 、 i_{ew} に応じてパルス幅変調を行うことで電圧変換を行い、パルス幅変調制御回路33から出力されるパルス幅変調信号に応じてパルス幅変調インバータ34がモータ21を駆動することになる。

【0015】

【発明が解決しようとする課題】上記した従来のモータ制御装置では、q軸電流波形とd軸電流波形とを別々に生成した後、それらをアナログ加算手段30、31でアナログ加算して電流指令信号 i_u 、 i_w を生成していたので、電流波形生成のための回路が2組必要で、構造が複雑で高価であった。

【0016】また、q軸電流波形とd軸電流波形の加算のために、アナログ加算手段30、31を設けていたので、アナログ加算手段30、31の特性上、モータの負荷電流にオフセットが生じ、効率よく弱め界磁制御を行うことはできなかった。したがって、この発明の目的は、モータの負荷電流のオフセットを低減し、効率よく弱め界磁制御を行うことができ、しかも安価なモータ制御装置を提供することである。

【0017】

【課題を解決するための手段】この発明のモータ制御装置は、q軸電流指令値（いわゆる、直交座標の実軸成分）とd軸電流指令値（いわゆる、直交座標の虚軸成分）を与えて、q軸波形記憶手段およびd軸波形記憶手段からq軸波形データおよびd軸波形データを読み出し、各々積算デジタル・アナログ変換することによりq軸電流波形とd軸電流波形をそれぞれ生成し、それらを合成することにより、弱め界磁制御に対応した角度だけ位相を進めた電流指令信号を生成するのに代えて、電流

ノルム指令値（いわゆる、極座標の半径成分）と電流位相指令値（いわゆる、極座標の角度成分）を与え、ロータ位置に対応したデジタルアドレス値を電流位相指令値に対応したデジタルアドレス値で補正して波形記憶手段から波形データを読み出すことにより、弱め界磁制御に対応した角度だけ位相を進めた状態で電流指令信号を生成するようにしている。

【0018】この発明のモータ制御装置によると、一つの波形を生成するだけでよく、電流指令信号の生成のための波形生成回路が1組でよく、アナログ加算手段も不要となり、従来方式と比較して低価格で弱め界磁制御のモータ制御装置が構成できる。また、アナログ加算手段が不要となり、従来アナログ加算により問題とされていたモータの負荷電流のオフセットを除くことができ、効率よく弱め界磁制御を行うことが可能となる。

【0019】

【発明の実施の形態】請求項1記載のモータ制御装置は、モータと、このモータに設けたエンコーダと、このエンコーダの出力信号からモータのロータ位置を検出する位置検出手段と、モータの駆動用の電流波形データを1サイクル分記憶しアドレス入力に対応して波形データを周期的に読み出す波形記憶手段と、モータのロータ位置に対応して波形記憶手段から電流波形データを基準位相で順次読み出すためのロータ位置対応デジタルアドレス値を位置検出手段の出力に基づいて生成しモータのロータの回転に伴ってサイクリックに変化させるアドレス生成手段と、外部から入力される速度指令またはトルク指令に基づいてモータへ供給する駆動電流の振幅を規定する電流ノルム指令値および弱め界磁制御のためのモータへ供給する駆動電流の位相進み角を規定する電流位相指令値に対応した位相進み角対応デジタルアドレス値を出力する電流指令信号生成手段と、ロータ位置対応デジタルアドレス値と位相進み角対応デジタルアドレス値を加算し加算結果を波形記憶手段に対しアドレス入力として供給するアドレスデータ加算手段と、電流ノルム指令値を基準にして波形記憶手段から順次出力される電流波形データをデジタル・アナログ変換して電流指令信号として出力する積算デジタル・アナログ変換装置と、積算デジタル・アナログ変換装置から出力される電流指令信号とモータに流れる負荷電流の検出信号との誤差信号を出力する電流制御回路と、電流制御回路から出力される誤差信号に応じてパルス幅変調を行うパルス幅変調制御回路と、パルス幅変調制御回路から出力されるパルス幅変調信号に応じてモータを駆動するパルス幅変調インバータとを備えている。

【0020】この構成によれば、電流ノルム指令値と電流位相指令値を与え、ロータ位置に対応したデジタルアドレス値を電流位相指令値に対応したデジタルアドレス値で補正して波形記憶手段から波形データを読み出すことにより、弱め界磁制御に対応した角度だけ位相を進め

た状態で電流指令信号を生成するようにしているので、一つの波形を生成するだけでよく、電流指令信号の生成のための波形生成回路が1組でよく、アナログ加算手段も不要となり、従来方式と比較して低価格で弱め界磁制御のモータ制御装置が構成できる。また、アナログ加算手段が不要となり、従来アナログ加算により問題とされていたモータの負荷電流のオフセットを除くことができ、効率よく弱め界磁制御を行うことが可能となる。

【0021】請求項2記載のモータ制御装置は、請求項1記載のモータ制御装置において、電流ノルム指令値に対応して電流位相指令値の下限を、電流ノルム指令値が低いときは電流位相指令値の下限が低く電流ノルム指令値が高いときは電流位相指令値の下限が高くなるように変化させる位相指令生成手段を電流指令信号生成手段に付加している。

【0022】この構成によれば、電流値が小さいときは、リラクタンストルクによる影響が小さいため、無駄なd軸電流を抑えることにより効率を上げることができる。請求項3記載のモータ制御装置は、請求項1記載のモータ制御装置において、同じ速度指令またはトルク指令に対して、電流位相指令値が 80° 以上のときの電流ノルム指令値を、電流位相指令値が 80° 未満のときの電流ノルム指令値に比べて増加させることにより、高回転時のトルク低下を緩和させる電流指令補正手段を電流指令信号生成手段に付加している。

【0023】この構成によれば、電流位相指令値が 80° 以上となってもトルクを維持することができ、電流位相指令値が大きくなる高回転時のトルク低下を緩和させることができる。以下、この発明の実施の形態を図面を参照しながら説明する。

【第1の実施の形態】図1はこの発明の実施の形態におけるモータ制御装置の構成を示すブロック図である。図1において、1は例えば3相の同期モータ等の電気自動車の駆動源となるモータである。2はモータ1に設けてZ相信号とA相信号とB相信号とCS信号を出力するエンコーダである。3はエンコーダ2の出力信号であるZ相信号とA相信号とB相信号とCS信号からモータ1のロータ位置を検出する位置検出手段である。

【0024】7はモータ1の駆動用のq軸電流波形データ $\sin\theta$ を1サイクル分記憶しアドレス入力に対応した波形データを周期的（読み出しクロック毎）に読み出すROM等のq軸波形記憶手段である。4はモータ1のロータ位置に対応してq軸波形記憶手段7から電流波形データを基準位相で順次読み出すためのロータ位置対応デジタルアドレス値 θ を位置検出手段3の出力に基づいて生成しモータ1のロータの回転に伴ってサイクリックに変化させるアドレス生成手段である。

【0025】5は外部から入力される速度指令またはトルク指令に基づいてモータ1へ供給する駆動電流の振幅を規定する電流ノルム指令値Iおよび弱め界磁制御のた

めのモータ1へ供給する駆動電流の位相進み角を規定する電流位相指令値に対応した位相進み角対応デジタルアドレス値 θ を出力する電流指令信号生成手段である。具体的に説明すると、速度指令、トルク指令等からモータへの駆動電流の振幅を規定する電流ノルム指令値が算出され、モータの駆動電流指令(i_u, i_v)と実際にモータに供給される電流(I_u, I_v)を比較することにより、弱め界磁電流であるd軸電流の増減を行う。位相指令は電流ノルム指令 I とd軸電流指令 I_d より、 $\sin^{-1}(I_d/I)$ で求められる。弱め界磁制御は、モータへの電流指令 i_u 、実際のモータへの供給電流 I_u の誤差の絶対値を指令値の周期で時間積分したものを V_{ei} として、

$$I_d = I_d + K_2 \cdot (\omega V_{ei} - K_1) \cdot I_{dmin} < I_d < I_{dmax}$$

(K_2, K_1 は定数、 ω はモータの回転数)

で、d軸電流指令 I_d を増減させることより行われる。

【0026】6はロータ位置対応デジタルアドレス値 θ と位相進み角対応デジタルアドレス値 β を加算し加算結果 $\theta' (= \theta + \beta)$ をq軸波形記憶手段7に対しアドレス入力として供給するアドレスデータ加算手段である。8は電流ノルム指令値 I を基準にしてq軸波形記憶手段7から順次出力されるU相およびW相の電流波形データ i_{qu}, i_{qw} をデジタル・アナログ変換してU相およびW相の電流指令信号 i_u', i_v' として出力する積算デジタル・アナログ変換装置である。

【0027】12はモータ1のU相に流れる負荷電流 I_u を検出する変流器である。13はモータ1のW相に流れる負荷電流 I_w を検出する変流器である。9は積算デジタル・アナログ変換装置8から出力されるU相の電流指令信号 i_u' とW相の電流指令信号 i_w' と変流器12によるU相の負荷電流 I_u の検出信号と変流器13によるW相の負荷電流 I_w の検出信号とを入力として、積算デジタル・アナログ変換装置8からそれぞれ出力されるU相およびW相の電流指令信号 i_u', i_v' と変流器12、13からそれぞれ出力されるU相およびW相の負荷電流 I_u, I_w の検出信号との誤差信号 i_{eu}', i_{ev}' を出力するとともに、計算により残りのV相の負荷電流 I_v に対応した誤差信号 i_{ev}' を出力する電流制御回路である。この誤差信号 $i_{eu}', i_{ev}', i_{ev}'$ がモータ1に実際に加える電流に対応したものとなる。

【0028】10は電流制御回路9から出力される誤差信号 $i_{eu}', i_{ev}', i_{ev}'$ に応じてパルス幅変調を行うパルス幅変調制御回路である。11はパルス幅変調制御回路10から出力されるパルス幅変調信号に応じてモータ1を駆動するパルス幅変調インバータである。以上のような構成のモータ制御装置の動作を以下に説明する。

【0029】モータ1に設けたエンコーダ2の出力信号

を入力とする位置検出手段3の出力信号に基づいてアドレス検出手段4がモータ1のロータ位置に対応したロータ位置対応デジタルアドレス値 θ を生成し、このロータ位置対応デジタルアドレス値 θ がアドレスデジタル加算手段6に入力される。また、外部から入力される速度指令またはトルク指令に基づき、所定の弱め界磁制御アルゴリズム等による計算を行って電流指令信号生成手段5が電流ノルム指令値 I および位相進み角対応デジタルアドレス値 β を出力し、電流ノルム指令値 I は積算デジタル・アナログ変換装置8へ入力され、位相進み角対応デジタルアドレス値 β はアドレスデジタル加算手段6に入力される。

【0030】アドレスデジタル加算手段6では、ロータ位置対応デジタルアドレス値 θ と位相進み角対応デジタルアドレス値 β を加算して加算結果 θ' を出力する。この加算結果 θ' は、モータ1のロータの位置に対して弱め界磁制御に対応した角度だけ位相が進んでいる。そして、このアドレスデジタル加算手段6の加算結果 θ' がq軸波形記憶手段7に加えられ、基準位相(弱め界磁制御を行わない状態($\theta' = \theta$)の位相)に対して弱め界磁制御に対応した角度だけ位相が進んだU相およびW相の波形データ i_{qu}, i_{qw} がそれぞれ読み出される。

【0031】積算デジタル・アナログ変換装置8は、電流ノルム指令値 I を基準にしてq軸波形記憶手段7から出力されるU相およびW相の波形データ i_{qu}, i_{qw} をデジタル・アナログ変換してU相およびW相の電流指令信号 i_u', i_v' を出力する。そして、積算デジタル・アナログ変換装置8から出力されるU相およびW相の電流指令信号 i_u', i_v' はそれぞれ電流制御回路9に入力される。電流制御回路9には、変流器12、13からU相およびW相の負荷電流 I_u, I_w の検出信号が供給されており、U相の電流指令信号 i_u' とU相の負荷電流 I_u の検出信号との誤差信号 i_{eu}' を出力し、W相の電流指令信号 i_v' とW相の負荷電流 I_w の検出信号との誤差信号 i_{ev}' を出力し、さらに計算により残りのV相の負荷電流 I_v に対応した誤差信号 i_{ev}' を出力する。

【0032】パルス幅変調制御回路10は、U相、V相、W相の誤差信号 $i_{eu}', i_{ev}', i_{ev}'$ を入力とし、誤差信号 $i_{eu}', i_{ev}', i_{ev}'$ に応じてパルス幅変調を行うことで電圧変換を行い、パルス幅変調制御回路10から出力されるパルス幅変調信号に応じてパルス幅変調インバータ11がモータ1を駆動することになる。このモータ制御装置においては、電流ノルム指令値 I (いわゆる、極座標の半径成分)と電流位相指令値(いわゆる、極座標の角度成分)に対応した位相進み角対応デジタルアドレス値 β を与え、ロータ位置対応デジタルアドレス値 θ を位相進み角対応デジタルアドレス値 β で補正して、つまりロータ位置対応デジタルアドレス値 θ に角対応デジタルアドレス値 β を加算して加算結果

θ' を得て、q軸波形記憶手段7からU相およびW相の波形データ i_{au} 、 i_{aw} を読み出すことにより、弱め界磁制御に対応した角度だけ位相を進めた状態でU相およびW相の電流指令信号 i_u' 、 i_w' を積算デジタル・アナログ変換装置8で生成するようにしているので、一つの波形を生成するだけでよく、電流指令信号 i_u' 、 i_w' の生成のための波形生成回路(つまり、波形記憶手段と積算デジタル・アナログ変換装置)が1組でよくなり、アナログ加算手段も不要となり、従来方式と比較して低価格で弱め界磁制御のモータ制御装置が構成できる。また、アナログ加算手段が不要となり、従来アナログ加算により問題とされていたモータ1の負荷電流のオフセットを除くことができ、効率よく弱め界磁制御を行うことが可能となる。

【0033】〔第2の実施の形態〕この発明の第2の実施の形態のモータ制御装置を図2に基づいて説明する。この実施の形態では、図1のモータ制御装置において、電流ノルム指令値Iに対応して電流位相指令値の下限を、電流ノルム指令値Iが低いときは電流位相指令の位相進み角対応デジタルアドレス値 β の下限が低く電流ノルム指令値が高いときは電流位相指令の位相進み角対応

デジタルアドレス値 β の下限が高くなるように変化させる位相指令生成手段(図示せず)を電流指令信号生成手段5に付加している。

【0034】位相指令生成手段は、電流ノルム指令値Iと電流位相指令値の位相進み角対応デジタルアドレス値 β の下限が図2に示すような特性となるように制御する。このように、電流ノルム指令値Iに対して電流位相指令値の位相進み角対応デジタルアドレス値 β の下限を規定したのは、埋め込み磁石型同期モータ(IPMモータ; Interior Permanent Magnet Motor)はリラクタンストルクが利用できるため、ある程度d軸電流を流して位相を進めることによりトルクを出すことができる。しかし、電流ノルム指令値Iが低いときは、リラクタンストルクは小さく、d軸電流をあまり必要としない。そのため、電流ノルム指令値Iに依存した電流位相指令値の位相進み角対応デジタルアドレス値 β の下限値を例えば図2のように設定する。

【0035】図2の特性を数式で表すと、

【0036】

【数1】

$$\beta_{min} = f(I) = \begin{cases} k I_1 - a & : 0 < I < I_1 \\ k I - a & : I_1 \leq I \leq I_2 \\ k I_2 & : I_2 < I \end{cases}$$

【0037】ただし、 β_{min} は電流位相指令値下限値、Iは電流ノルム指令値、 k 、 I_1 、 I_2 は定数である。このように、電流ノルム指令値Iに応じて電流位相指令値下限 β_{min} を変化させると、 I_u が i_u に追従しているときは、d軸電流指令 I_d は減少する傾向にあり、電流位相指令は β_{max} となり、このとき、電流ノルム指令値に応じて最適なd軸電流を与え、無効d軸電流を抑え、効率を上げることができる。

【0038】〔第3の実施の形態〕この発明の第3の実施の形態のモータ制御装置を図3に基づいて説明する。弱め界磁制御のモータ制御装置では、電流位相指令値 β (β はここでは位相角を意味する)がある程度増加すると、それ以上トルクを維持することができなくなる。そこで、この実施の形態では、同じ速度指令またはトルク指令に対して、電流位相指令値 β が 80° 以上となった

ときに、トルクをより伸ばすために、電流ノルム指令値Iを増加させているようにしている。そのため、この実施の形態では、図1のモータ制御装置において、電流位相指令値が 80° 以上のときの電流ノルム指令値Iを、電流位相指令値 β (β はここでは角度を意味する)が 80° 未満のときの電流ノルム指令値Iに比べて増加させることにより、高回転時のトルク低下を緩和させる電流指令補正手段(図示せず)を電流指令信号生成手段5に付加している。

【0039】ここで、電流ノルム指令値Iを表す数式の例を2つ示す。以下の2つの例の数式は、それぞれ $I_d \geq I_{org} \sin 80^\circ$ のときに適用される。第1の例は、

【0040】

【数2】

$$I = I_d + \frac{I_{org} (1 - \sin 80^\circ)}{1 + p (I_d - I_{org} \sin 80^\circ)}$$

【0041】

【数3】

$$\beta = \sin^{-1} (I_d / I)$$

$$I_d = (I_{org} \cos 80^\circ \cdot I_{org} \sin 80^\circ) / I_d$$

【0044】

【数5】

【0042】である。第2の例は、

【0043】

【数4】

$$I = (I_d^2 + I_{org}^2)^{1/2}$$

【0045】

【数6】

$$\beta = \sin^{-1}(I_d / I)$$

【0046】である。ただし、 I_d はq軸電流指令、 I はd軸電流指令である。pは定数、 I_{org} はアクセル信号によるトルク指令である。この構成によれば、電流位相指令値 β が 80° 以上となってもトルクを維持することができ、電流位相指令値 I が大きくなる高回転時のトルク低下を緩和させることができる。

【0047】

【発明の効果】請求項1記載のモータ制御装置によれば、一つの波形を生成するだけでよく、電流指令信号の生成のための波形生成回路が1組でよくなり、アナログ加算手段も不要となり、従来方式と比較して低価格で弱め界磁制御のモータ制御装置が構成できる。また、アナログ加算手段が不要となり、従来アナログ加算により問題とされていたモータの負荷電流のオフセットを除くことができ、効率よく弱め界磁制御を行うことが可能となる。

【0048】請求項2記載のモータ制御装置によれば、駆動電流の振幅に応じて無効d軸電流を抑えた電流位相指令を与えることにより効率改善することができる。請求項3記載のモータ制御装置によれば、電流位相指令値が 80° 以上となってもトルクを維持することができ、電流位相指令値が大きくなる高回転時のトルク低下を緩

和させることができる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態におけるモータ制御装置の構成を示すブロック図である。

【図2】この発明の第2の実施の形態におけるモータ制御装置の動作特性を示す特性図である。

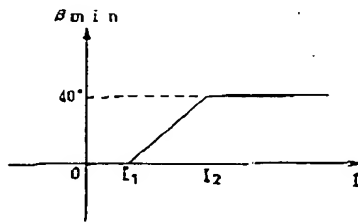
【図3】この発明の第3の実施の形態におけるモータ制御装置の動作特性を示す特性図である。

【図4】従来のモータ制御装置の構成を示すブロック図である。

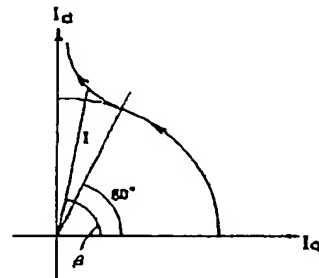
【符号の説明】

- 1 モータ
- 2 エンコーダ
- 3 位置検出手段
- 4 アドレス生成手段
- 5 電流指令信号生成手段
- 6 アドレスデジタル加算手段
- 7 q軸波形記憶手段
- 8 積算デジタル・アナログ変換手段
- 9 電流制御回路
- 10 パルス幅変調制御回路
- 11 パルス幅変調インバータ
- 12 変流器
- 13 変流器

【図2】

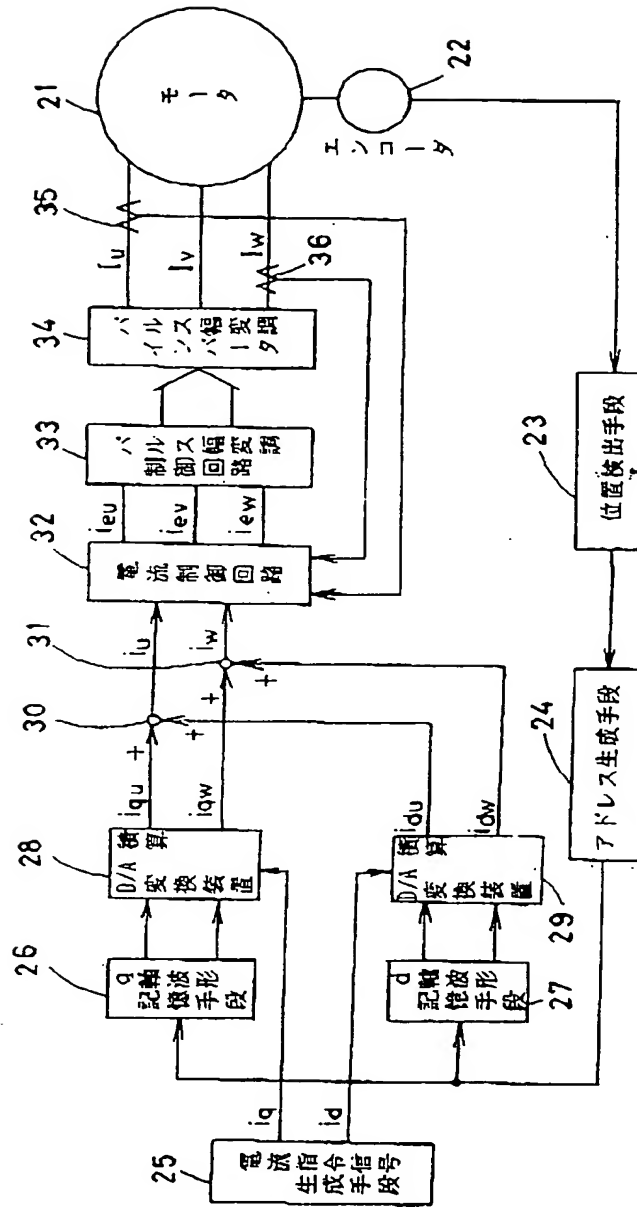


【図3】



[illegible]

【図4】



フロントページの続き

(51)Int.Cl.⁶
H02P 21/00

識別記号 庁内整理番号

FI
H02P 5/408

技術表示箇所

C